



جامعة الفرات الاوسط التقنية / المعهد التقني سامرة
قسم تكنولوجيا المعلومات والاتصالات



المحاضرة الخامسة الجزء الثاني

اسم المادة / معمارية الحاسوب

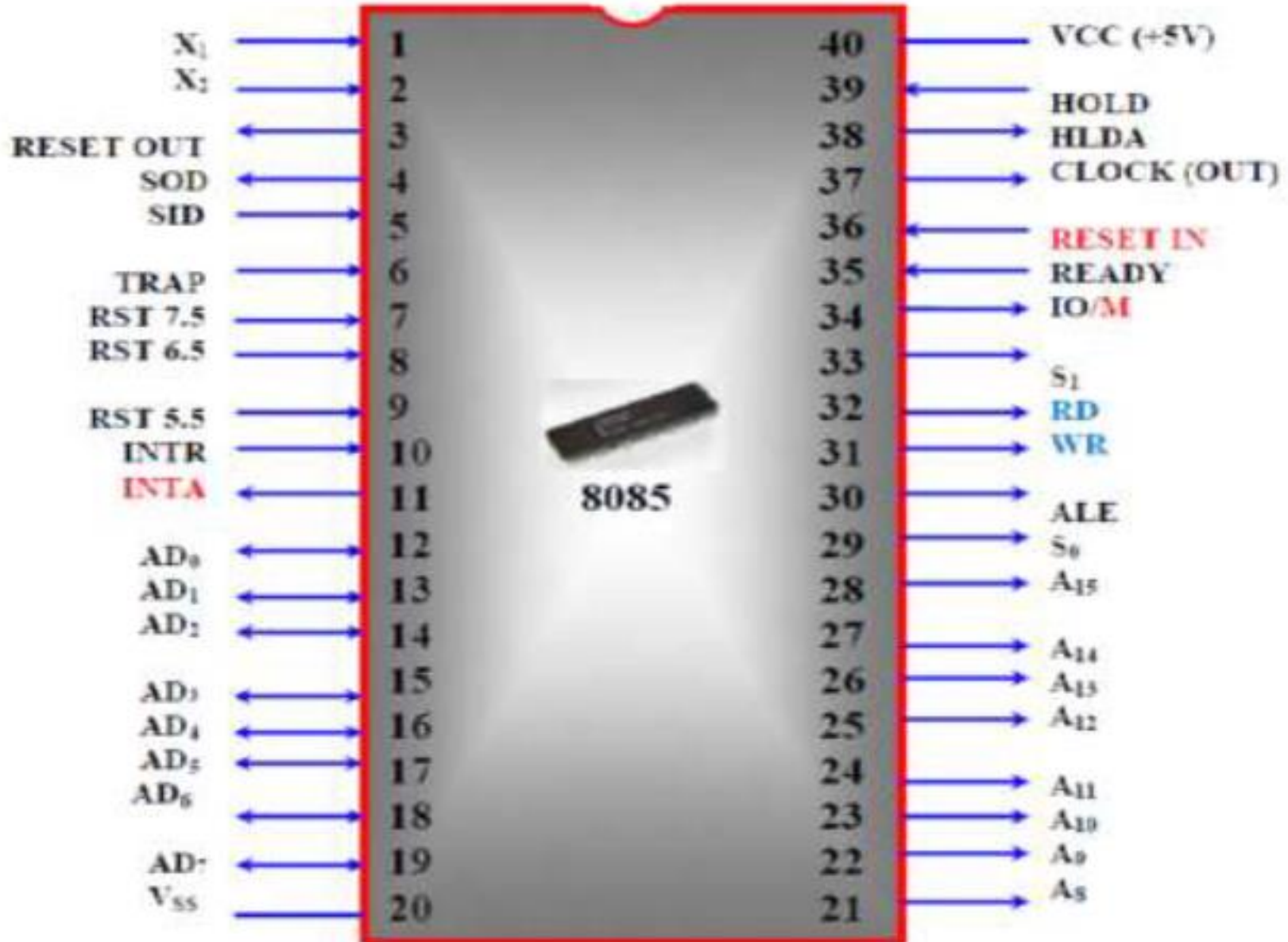
المرحلة الدراسية / الثانية

العام الدراسي / ٢٠٢٣ / ٢٠٢٤

استاذ المادة / م . رويدة فاخر عبيد

الأطراف الخارجية للمعالج الدقيق 8085

كلش كلش مهم



وظيفة أطراف المعالج 8085

1. $X1, X2$ (مدخل): يستعملان لتوصيل مولد نبضات توقيت خارجية، وذلك لتحديد تردد نبضات الساعة الداخلية أو توصيل للبلورة.
2. Reset Out (مخرج): تبين أنه حدث تصفير للمعالج.
3. SOD (مخرج): يدل على ان البيانات في حالة اخراج بصورة متسلسلة عبر جهاز خارجي.
4. SID (مدخل): يدل على ان البيانات في حالة دخول متسلسل من جهاز خارجي.
5. TRAP (مدخل): بداية المقاطعة ولا يمكن منعها.
6. RST 5.5 , RST 6.5 , RST 7.5 (مدخل): إعادة البدء بالمقاطعة.
7. INTR (مدخل): طلب مقاطعة ويستعمل كمقاطعة عمومية ويمكن السماح أو عدم السماح بالمقاطعة.
8. INTA (مخرج): الموافقة على المقاطعة وذلك لإدخال تعليمات إعادة بدء أو تعليمات استدعاء.

9. AD0---AD7 (مداخل ومخارج): خطوات نقل ثنائية الاستعمال، إذ تستعمل لنقل العناوين البيانات.

10. A8 --- A15 (مخارج): خطوط العناوين التي تحمل الإشارات الثماني ذات القيمة العليا، إذ تكون الإشارات الثمانية الأخرى على الخطوط AD0 --- AD7.

11. S0,S1 (مخرج): تمثل هذه المخارج إشارات تحكم تقوم بإخطار الوحدات الأخرى بنوع العمل الذي يقوم به المعالج الدقيق بحسب الجدول التالي:

S1	S0	الحالة
0	0	HALT
0	1	WRITE
1	0	READ
1	1	FETCH

12. ALE (مخرج): وهي إشارة ذات ثلاث حالات لبيان إشارة العنوان موجود على خطوط العناوين والبيانات ليتم تخزينها.
13. WR (مخرج): إشارة كتابة تبين أن البيانات موجودة على خطوط البيانات، وسيتم كتابتها في مكان من الذاكرة أو جهاز الإدخال أو الإخراج.
14. RD (مخرج): إشارة قراءة تبين أن محتويات الذاكرة أو جهاز الإدخال أو الإخراج سيتم قراءتها، وإن خطوط البيانات جاهزة لنقل البيانات.
15. IO / M (مخرج): يبين ما إذا كانت عملية القراءة أو الكتابة إلى الذاكرة أو إلى جهاز الإدخال أو الإخراج.
16. READY (مدخل): جاهزة وهي إشارة تدخل على المعالج الدقيق لاختباره بأن الوحدات الأخرى جاهزة لاستقبال أو إرسال البيانات.
17. RESET IN (مدخل): وهي إشارة تقوم بإعادة ضبط المعالج (تصفير)، وتجعل عداد البرامج يساوي صفراً.
18. CLK (OUT) (مخرج): وهي مخرج لنبضات التوقيت (التزامن) لإشارات التحكم.

19. HLDA (مخرج): الموافقة على طلب الإمساك.

20. HOLD (مدخل): وهي إشارة تقوم بإخطار المعالج الدقيق بأن جهازاً آخر يريد إستعمال خطوط العناوين والبيانات.

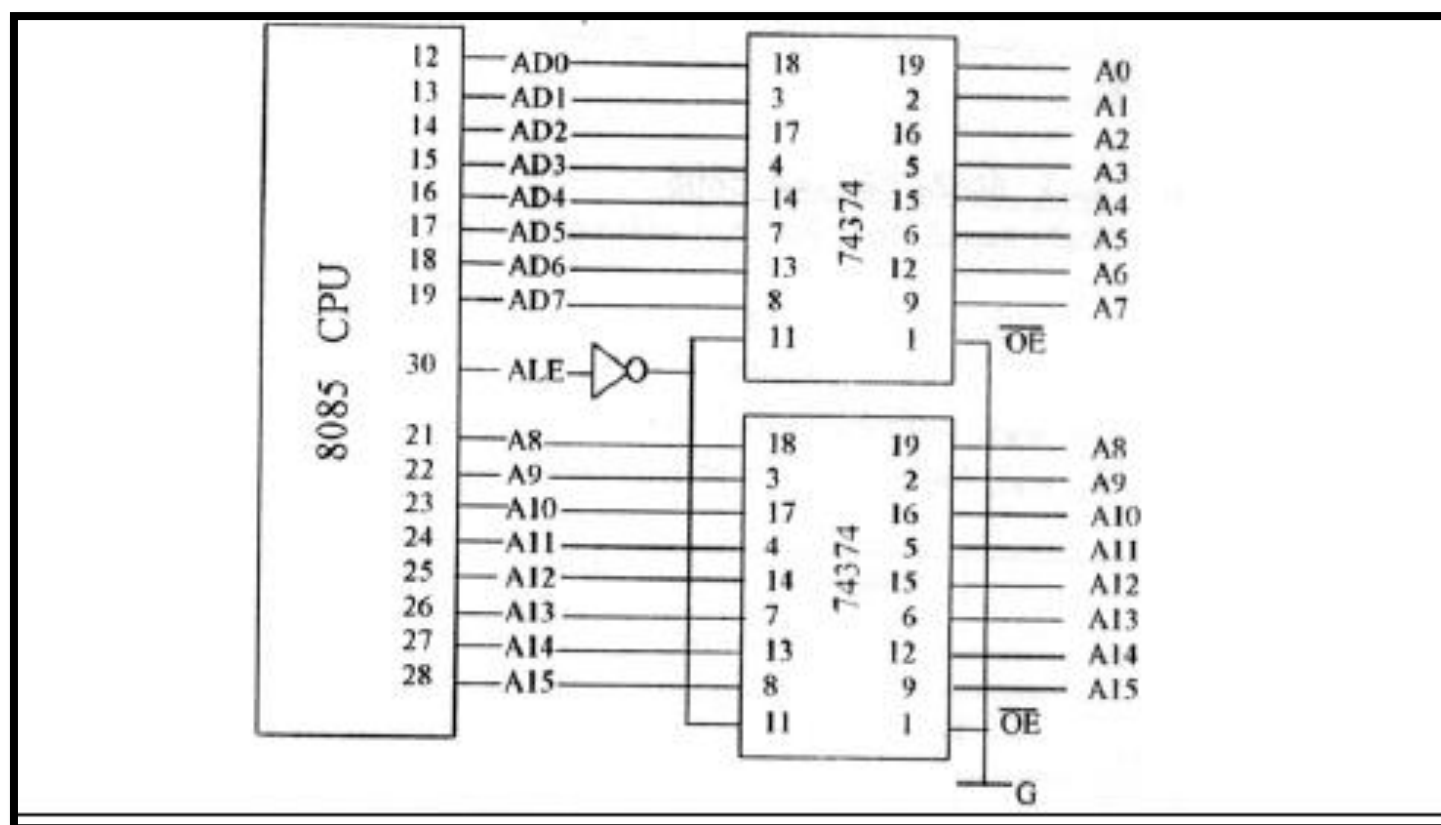
21. Vcc: مصدر كهربائي نو جهد +5V.

Vss: طرف ارضي.

مسار خطوط العناوين للمعالج الدقيق 8085 :

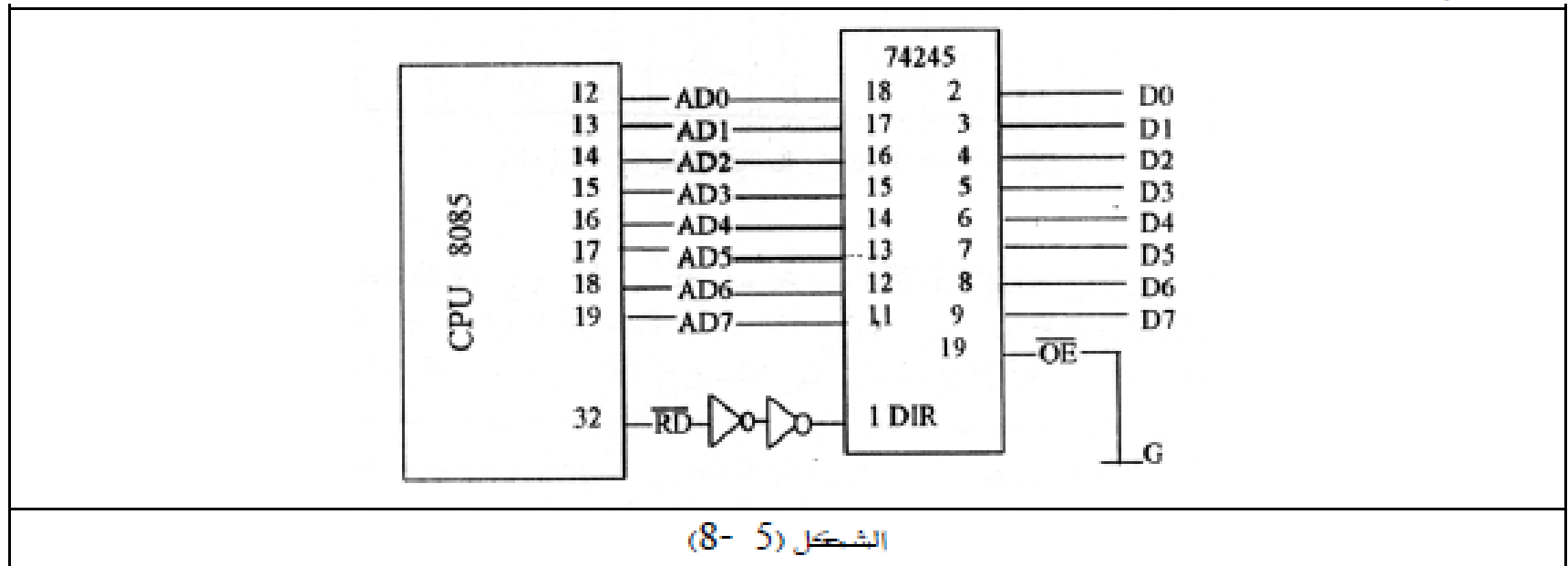
إن كلاً من خطوط العناوين والبيانات يستخدمان نفس الخطوط AD0 --- AD7 في عملية بحيث إن الإشارة الموجودة على هذه الخطوط تكون عناويناً في بداية كل دورة أمر ثم تكون بعد ذلك إشارة بيانات . ولذلك لو استطعنا مسك إشارة العناوين أثناء هذه اللحظة على ماسك لحصلنا على العنوان بالكامل A0 إلى A15 . ويمكن معرفة نوع الإشارة على الخطوط AD0 --- AD7 هل هي عناوين أم بيانات من الطرف 30 في المعالج الدقيق الذي يمثل ALE (منشط ماسك العناوين) إذا كان هذا الطرف واحداً تكون الإشارة على الخطوط AD0 --- AD7 عناوين ، وبذلك نستطيع أن نستخدم

هذا الطرف كخط تحكم للعناوين والشكل يبين توصيل الخطوط AD0 --- AD7 مع شريحة 74374 التي هي عبارة عن ماسك ، وقد تم توصيل الطرف ALE من المعالج إلى طرف التزامن في الشريحة من خلال عاكس ، وأيضاً وصلة الخطوط A15 --- A8 إلى شريحة أخرى حتى نحصل على العنوان كاملاً من A0 إلى A15 .



مسار خطوط البيانات للمعالج الدقيق 8085

الإشارة الموجودة على الخطوط AD0 --- AD7 تمثل بيانات في الزمن المتبقي من دورة الأمر. ومن الواضح أن خطوط البيانات ثنائي الاتجاه فيجب اختيار الشريحة المناسبة، الشكل (5-8) يبين الشريحة المختارة لخطوط البيانات وهي 74245 وفيها الطرف رقم واحد هو طرف التحكم في اتجاه البيانات DIR وصل مع الطرف 32 في المعالج الدقيق وهو طرف القراءة RD فعندما يكون الطرف RD يساوي صفراً فإن الشريحة ستسمح بمرور البيانات من الأجهزة المحيطة إلى المعالج، وإذا كانت تساوي واحداً تسمح الشريحة بمرور البيانات من المعالج إلى الأجهزة المحيطة.



الشكل (5-8)

مسار خطوط التحكم للمعالج الدقيق 8085



تتكون خطوط التحكم من أربعة خطوط هي :

- أ - قراءة من الذاكرة Memory read
- ب - كتابة في الذاكرة Memory write
- ت - قراءة من جهاز إدخال Input device read
- ث - كتابة في جهاز إخراج Output device write

كما يبين الجدول التالي الحصول على خطوط التحكم الأربعة للمعالج 8085

طرف 32 RD	طرف 31 WR	طرف 34 IO/M	
0	1	1	IOR
1	0	1	IOW
0	1	0	MEMR
1	0	0	MEMW

RAM